

Задание:

*Да се изработи процесорен възел (8-12-16) - разредна комбинационна АЛС с последователен пренос за изпълнение на аритметични и логически микрооперации ( ИС 74181) - за компютър на базата на произволна логика с използване на САD (OrCAD, PROTEL, рСАD)*

- 1. Титулен лист
- 2. Задание
- 3. Структурен модел и кратко описание на действието
- 4. Спецификация на използваните ИС
- 5. Резултати от логическото конфигуриране
- 6. Разпечатка на функционална / логическа схема
- 7. Тестови набори и листинг с резултати от симулирането
- 8. Оценка от бързодействието
- 9. Заключение





3. Структурен модел и кратко описание на действието

Интегралните схеми 74LS181 и 74 S181 са аритметически логически схеми (АЛС)/ генератори на функции, които имат 75 извода в един чип. ТЕ имат възможност за обработка на 16 аритметични и 16 логически 16-битови аритметични операции.

Операндите се прилагат на входовете А0-А3 и В0-В3, а резултатът се извежда на изходите F0-F3. Изпълняваните операции (избират се чрез S0-S3) са описани във функционалната таблица. Режимът на работа (аритметически или логически функции) се определят чрез вход М.

Реализирането на многоразредни АЛУ изисква свързване на няколко ИС в обща схема. Когато бързодействието не е критично, обикновено изходът  $C_{n+4}$  на всяка интегрална схема се свързва с входа С

<sup>n</sup>

на следващата във веригата по-старша ИС. Значително по-високо бързодействие се постига при използване на специализирана ИС за бърз пренос(74182). За целта изходите Р и G и входът С

<sup>n</sup>

на всяко АЛУ се свързват към съответните изводи на ИС за бърз пренос.

4. Спецификация на изпозваните ИС

Revised: Thursday, January 07, 1999

Revision:

Bill Of Materials January 7, 1999 14:43:35 Page 1

Item Quantity Reference Part

---

1. Задача за проверка на схемата на три електрически компонента U1, U2, U3 с параметри 74181

5. Резултати от логическото конфигуриране

-----

Checking Schematic: SCHEMATIC1

-----

Checking Electrical Rules

Checking for Invalid References

*Checking for Duplicate References*

*7. Тестови набори и листинг с резултати от симулирането*

*Симулация 1.*

*Симулация 2*

*Симулация 3*

*8. Оценка от бързодействието*

*\*Данни за ALU 74181:*



Тип

$I_{CC}$                        $mA$                       ]

$t$                                $data$                               [ns]

$t$                                $Carry$                               [ns]

74181

94

26

13

Максималното закъснение на схемата е  $52ns$ . ( Два пъти закъснението за пренос и веднъж закъснението за данни ). От симулацията се вижда че отчетеното с OrCAD закъснение е същото.

9. Заключение

В дадената курсова работа е показано използването на дадената ИС(74181) за извършване на аритметични и логически операции. Освен това тя може да се използва и като цифров компаратор, като за целта се поставят в режим на изваждане ( $M=S_0=S_3=0, S_1=S_2=1$ ) при  $C_n=1$ . Равенството на операндите се индицира с логическа 1 на изхода  $A=B$  (с отворен колектор). Те могат да се сравняват:

Вход  $C$   $n$

Изход  $C$   $n+4$

Съотношение\*\*

1

1

$AB$

0

1

$A=B$

*\*\*За данни с активно високо ниво.*



*\*Данните са от "СПРАВОЧНИК по полупроводникови прибори и ИС",*

*автор К.Щренг, ДИ "Техника" 1989г.*